**ПЕРЕЛІК ПИТАНЬ ДО ЕКЗАМЕНУ**

1. Цифрові пристрої керування.
2. Цифрові система керування.
3. Системи керування технологічних об’єктів.
4. Статика і динаміка технологічних об’єктів.
5. Інформаційні сигнали в системах керування.
6. Класифікація систем керування.
7. Функціональні схеми систем керування.
8. Структура дискретної та цифрової систем керування.
9. Цифрові сигнали та кодування.
10. Перетворення даних і квантування.
11. Пристрої вибірки і зберігання.
12. Обробка інформації неперервного процесу.
13. Моделювання неперервного процесу.
14. Актуальність проблеми розробки цифрових пристроїв на ПЛІС.
15. Елементна база сучасних ПЛІС.
16. Пристрої на основі програмованих логічних матриць ПЛМ.
17. Пристрої на основі програмованої матричної логіки ПМЛ.
18. Пристрої на основі складних програмованих логічних пристроїв СПЛП.
19. Пристрої на базових матричних кристалах БМК.
20. Пристрої на основі програмованих користувачем вентильних матриць FPGA.
21. Перспективи розвитку архітектури ПЛІС.
22. Системний підхід у ході проектування цифрових пристроїв на ПЛІС.
23. Методика і засоби автоматизованого проектування цифрових пристроїв на ПЛІС.
24. Мови опису апаратури.
25. Сучасні САПР для ПЛІС.
26. Можливості мов опису апаратури HDL.
27. Діючі стандарти мови VHDL.
28. Ознайомлювальний проект цифрового пристрою на основі VHDL – опису.
29. Мова Verilog,
30. Моделювання цифрових пристроїв за допомогою систем автоматизованого проектування (САПР).
31. Огляд САПР Max+plus II.
32. Огляд САПР Quartus.
33. Огляд САПР Active HDL.
34. Основи синтаксису мови VHDL.
35. Поняття об'єкта моделювання.
36. Структура опису об'єкта моделювання на VHDL.
37. Опис інтерфейсу об'єкта моделювання.
38. Особливості архітектури об'єкта моделювання.
39. Алфавіт мови.
40. Лексичні елементи мови VHDL.
41. Класифікація типів даних у мові VHDL.
42. Функції перетворювання типів.
43. Класи об'єктів у VHDL.
44. Атрибути об'єктів.
45. Типи опису архітектури об'єкта у мові VHDL.
46. Операції у виразах.
47. Основні прийоми роботи з векторними типами даних.
48. Принципи роботи з багатовимірними масивами.
49. Принципи роботи з файлами.
50. Основи функціонування апаратно-орієнтованої частини алгоритмічного ядра мови VHDL.
51. Оператори мови VHDL.
52. Паралельні оператори.
53. Оператор паралельного призначення сигналу.
54. Поняття дельта-затримки в ході призначення сигналу.
55. Інерційна, режекційна і транспортна затримки в ході призначення сигналу.
56. Оператор умовного паралельного призначення сигналу.
57. Оператор вибіркового паралельного призначення сигналу.
58. Оператор конкретизації компонента.
59. Оператор генерації компонентів.
60. Оператор паралельного виклику процедури.
61. Оператор блоку.
62. Оператор процесу.
63. Послідовні оператори.
64. Оператор послідовного присвоєння сигналу.
65. Оператор послідовного присвоєння змінної.
66. Оператор очікування.
67. Оператор послідовного умовного призначення сигналу.
68. Оператор вибору.
69. Організація циклів.
70. Пустий оператор.
71. Особливості роботи паралельних та послідовних операторів.
72. Реалізація найпростіших логічних елементів на ПЛІС.
73. Комбінаційні схеми на ПЛІС.
74. Реалізація на ПЛІС схем з пам'яттю.
75. Реалізація на ПЛІС перетворювачів коду.